RCT

世界知的所有権機関 国際 事務 局 特許協力条約に基づいて公開された国際出願



(51) 国際特許分類7 (11) 国際公開番号 WO00/46433 A1 C30B 29/06 2000年8月10日(10.08.00) (43) 国際公開日 (21) 国際出願番号 PCT/JP00/00379 (74) 代理人 好宮幹夫(YOSHIMIYA, Mikio) (22) 国際出願日 2000年1月26日(26.01.00) 〒111-0041 東京都台東区元浅草2丁目6番4号 上野三生ビル4F Tokyo, (JP) (30) 優先権データ 特願平11/23765 1999年2月1日(01.02.99) KR, US, 欧州特許 (AT, BE, CH, CY, DE, DK, (81) 指定国 ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE) (71) 出願人 (米国を除くすべての指定国について) 信越半導体株式会社 添付公開書類 (SHIN-ETSU HANDOTAI CO., LTD.)[JP/JP] 国際調査報告書 〒100-0005 東京都千代田区丸の内1丁目4番2号 Tokyo, (JP) (72) 発明者;および (75) 発明者/出願人(米国についてのみ) 星 亮二(HOSHI, Ryoji)[JP/JP] 圆川 将(SONOKAWA, Susumu)[JP/JP] 桜田昌弘(SAKURADA, Masahiro)[JP/JP] 太田友彦(OHTA, Tomohiko)[JP/JP]

(54)Title: EPITAXIAL SILICON WAFER AND ITS PRODUCTION METHOD, AND SUBSTRATE FOR EPITAXIAL SILICON WAFER

(54)発明の名称 エピタキシャルシリコンウエーハおよびその製造方法並びにエピタキシャルシリコンウエーハ用基板

(57) Abstract

布施川泉(FUSEGAWA, Izumi)[JP/JP]

〒961-8061 福島県西白河郡西郷村大字小田倉字大平 150番地 信越半導体株式会社 白河工場内 Fukushima, (JP)

An epitaxial silicon wafer having no projection whose size is 100 nm or more and whose height is 5 nm on an epitaxial layer, and a method for producing an epitaxial silicon wafer produced by growing by a CZ method a single crystal rod where no I region is present, cutting the single crystal rod into a silicon wafer where no I region is present over the surface, and depositing an epitaxial layer on the wafer. A high-quality epitaxial wafer is provided which is produced by forming a wafer containing no I region over the surface from a single crystal and depositing an epitaxial layer on the wafer and which has no projection nor projection like distortion on the epitaxial layer observed as a particle. A single crystal containing no I region over the surface extending in the direction of the radius of the single crystal is produced at high yield and productivity, thereby improving the productivity of an epitaxial wafer and reducing the manufacturing cost.

エピタキシャル層上に、大きさ100nm以上、高さ5nm以上の突起が存在しないエピタキシャルシリコンウエーハおよびC Z 法によってシリコン単結晶を育成する際に、I 領域を含まない単結晶棒を育成し、該単結晶棒から切り出した面内全面に I 領域を含まないシリコンウエーハ上にエピタキシャル層を積むエピタキシャルシリコンウエーハの製造方法。

面内全面に I 領域を含まないウエーハを単結晶から形成し、これにエピタキシャル層を積んで、エピ層表面に突起あるいはパーティクルとして観察される突起状の表面の歪みが存在しない高品質エピタキシャルウエーハを提供すると共に単結晶径方向の面内全面に I 領域を含まない単結晶を歩留りよく高生産性で製造し、エピウエーハの生産性向上とコストダウンを図る。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)
A E アラブ首長国連邦
A G アンティグア・パーブーダ
A G アンティグア・パーブーダ
A L アルバニア

本 A C M A

RSSSSSSSSTTTTTTTTUUUUVYZZZ



明細書

エピタキシャルシリコンウエーハおよびその製造方法 並びにエピタキシャルシリコンウエーハ用基板

5

15

20

技術分野

本発明は、大直径エピタキシャルシリコンウエーハおよびその製造方 法並びにエピタキシャルシリコンウエーハ用基板に関するものである。

10 背景技術

現在製造されている演算素子やメモリー等デバイスの多くは、チョクラルスキー法(C Z 法)により引上げられたシリコン単結晶からウエーハを製造し、そのウエーハ面上に作製されている。これらのデバイスは、シリコンウエーハの極表層を利用して電気回路を構成し、動作させている。この表層の品質向上、またラッチアップを防ぐ手法として、エピタキシャルシリコンウエーハ(以下、エピウエーハということがある)がしばしば使用される。

このエピウエーハは、CZ法等により育成されたシリコン単結晶から 切り出されたウエーハにエピタキシャル層(以下、エピ層ということが ある)を成長させることによって作製される。今までエピウエーハにお いては、エピ層を積むが故に、その基板となる鏡面シリコンウエーハの 品質は軽視されてきた。

一般的に、結晶中では、結晶成長時に形成される点欠陥が二種類あり、 一つは空孔(Vacancy)であり、もう一つは自己格子間原子(I 25 nterstitial-Si)である。この内、シリコン原子の不足 から発生する凹部、空孔のようなものが優勢な領域がV領域であり、シ リコン原子が余分に存在することにより発生する転位や余分なシリコン 原子の塊等の自己格子間原子が優勢な領域がⅠ領域である。このV領域

10

15

20

には空孔タイプの点欠陥が集合したボイド起因とされているFPD、LSTD、COP等のグローンイン欠陥が高密度に存在し、I領域には転位ループ起因と考えられているL/D(格子間転位ループの略号、LSEPD、LFPD等)の欠陥が低密度に存在するとされている。

そして、結晶中でのV領域とI領域の境界は、結晶成長速度F[mm/min]と結晶成長界面近傍の結晶成長軸方向の温度勾配G[℃/mm](ここにGは、シリコンの融点1412℃から1400℃までの軸方向距離[mm]で温度差12℃を割った数値である)との比、F/Gによって決まる。このF/Gがある一定値を越えた場合はV領域となり、この値を下回った場合にはI領域となる。

一般に、結晶成長軸方向の温度勾配 G は、結晶成長界面の径方向で分布を持ち、中心部で小さく、結晶周辺部で大きい(図 1 参照)。育成中の結晶の成長速度は径方向で一定であるため、F/G の径方向分布は G の径方向分布の逆数状になる。結晶の成長界面全面でF/G がある一定値を越えれば、ウェーハ全面に I 領域のない結晶が得られる。ただし、この時、結晶の外周部 2 0 mm は 点欠陥が結晶表面へと外方拡散して消滅可能な領域となるため、通常この部分は除いて考える。例えば、通常の抵抗率(本発明においては、0.03 Q・c m以上の抵抗率を示すもの)の結晶の場合、周辺部 2 0 mmを除く内側全てでF/G が 0.18 mm²/℃・min以上であれば、全面 V 領域の結晶が得られる。逆に、周辺部 2 0 mmを除く内側全てでF/Gが 0.18 mm²/℃・min以下であれば、全面 I 領域の結晶が得られる。

このような状況の中で、今後主流となる10インチ以上の大直径結晶の製造においては、結晶中心部と周辺部とのGの差が大きく、かつ、成25 長速度Fがその固化潜熱の増大によって低ドするため、結晶径方向全てでV領域となるようなF/Gを達成することが難しくなってきた。このため、ウエーハ面内でⅠ領域とV領域が混在し易くなっており、市場に出回る大直径ウエーハの多くはⅠ領域を含んでいる。

一方、現在のエピウエーハ用基板として用いられることの多い、抵抗率が 0.03 Ω・c m以下の P型低抵抗率ウエーハでは、共有結合半径の小さいボロンが高濃度に存在するため、自己格子間原子が存在し易く、I・V領域の境界となる F/Gの値が、抵抗率の低下に伴い、大きくなって行く。従って、市場に出回る P型低抵抗率ウエーハの多くは I 領域を含んでいる。

近年、大直径化およびエピ成長温度の低温化の流れの中で、10インチ以上の大直径結晶上に、より低温でエピ層を成長させたエピウエーハを製造することが多くなってきた。このような状況の中で、エピウエー10 ハ上に従来観察されることのなかったパーティクルが観察される機会が増えてきた。そして、これらのパーティクルを調査すると、基板となる鏡面ウエーハ表面に高感度パーティクル測定法により検出されるパーティクルであり、これらをAFM(Atomic Force Microscope;原子間力顕微鏡)等により観察すると突起あるいはパーティクルとして観察される突起状の表面の歪み(以降、突起状パーティクルと呼ぶことがある)であることが判ってきた。

これらの突起は、エピタキシャル層を積むとさらに大きくなり、通常のパーティクル等として検出されることもあることが判ってきた。そしてさらにこれらの突起は、従来欠陥が少ないと言われてきた「領域に多いことが判った。このような突起、突起状パーティクルは、デバイス工程でウエーハ表面に集積回路を構成した際、配線の断線等の原因となり、デバイスの特性、信頼性に与える影響は大きく、エピウエーハの品質上その存在を認めることはできない。

25 発明の開示

20

そこで、本発明はこのような問題点に鑑みてなされたもので、面内全面に I 領域を含まないウエーハを大直径単結晶から形成し、これにエピタキシャル層を積んで、エピ層表面に突起状パーティクルの存在しない

10

15

20

高品質エピタキシャルウエーハを提供すると共に面内全面が I 領域でない大直径単結晶を歩留りよく高生産性で製造し、エピウエーハの生産性の向上とコストダウンを図ることを主たる目的とする。

本発明は、前記目的を達成するために為されたもので、本発明の第1の態様は、エピタキシャル層上に、大きさ100mm以上、高さ5mm以上の突起が存在しないことを特徴とするエピタキシャルシリコンウエーハは、そのエピーハである。このようなエピタキシャルシリコンウエーハは、そのエピ層上に品質上有害な前記大きさの突起あるいは突起状パーティクルが殆ど存在することがなく、従って、デバイス工程における配線の断線等の発生が極めて稀で、デバイス特性、信頼性に悪影響を与えることのない高品質エピタキシャルウエーハを得ることができる。

そして、本発明の第2の態様は、エピタキシャル基板用シリコンウエーハとして、大きさ100nm以上、高さ5nm以上の突起が存在しないシリコンウエーハを使用することを特徴とするエピタキシャルシリコンウエーハの製造方法である。

このように、大きさ100nm以上、高さ5nm以上の突起が存在しないシリコンウエーハをエピタキシャル基板用として使用すれば、エピタキシャル成長後にエピタキシャル層上に、デバイス特性を悪化させる大きさ100nm以上、高さ5nm以上の突起が存在しない高品質エピタキシャルシリコンウエーハを製造することができる。

さらに、本発明の第3の態様は、エピタキシャル基板用シリコンウエーハとして、I領域を含まない単結晶を用いることを特徴とするエピタキシャルシリコンウエーハの製造方法である。

このようにエピタキシャル層上に突起が多く発生する原因である I 領 25 域を含まない単結晶からウエーハを切り出し、ウエーハ面内全面に I 領 域を含まないシリコンウエーハをエピタキシャル基板用として使用すれば、エピタキシャル層上に、大きさ I O O n m 以上、高さ 5 n m 以上の 突起が存在しない高品質のエピタキシャルシリコンウエーハを製造する



ことができる。

5

10

20

次に、本発明の第4の態様は、チョクラルスキー法によってシリコン単結晶を育成する際に、I領域を含まない単結品棒を育成し、該単結晶棒から切り出した面内全面にI領域を含まないシリコンウエーハにエピタキシャル層を積むことを特徴とするエピタキシャルシリコンウエーハの製造方法である。

このように、CZ法によってシリコン単結晶を育成する際に、単結晶中にI領域を含まないシリコン単結晶を育成し、該単結晶棒から切り出した面内全面にI領域を含まないシリコンウエーハにエピタキシャル層を積むようにすれば、エピタキシャル層上に突起あるいは突起状パーティクルが発生することは殆どなく、高品質のエピタギシャルシリコンウエーハを製造することができる。

この場合、チョクラルスキー法によってシリコン単結晶を育成する際 に、磁場を印加することができる。

15 このように、磁場を印加すると、磁力線を横切る方向のシリコン融液の対流を抑制することができ、シリコン融液中の温度勾配を大きくすることができるので、結晶成長速度の高速化を図ることができる。

そしてこの場合、シリコン単結晶の成長条件 F/G $[mm^2/\mathbb{C} \cdot m$ in] (ここに F: 単結晶成長速度 <math>[mm/min]、 $G: 単結晶成長界 面近傍での結晶成長軸方向の温度勾配 <math>[\mathbb{C}/mm]$ とする)を、 0.1 $8mm^2/\mathbb{C} \cdot min$ 以上として、抵抗率 $0.03\Omega \cdot cm$ 以上でかつ 単結晶の径方向の面内全面が V 領域である単結晶棒を育成することができる。

このように、作製する単結晶が抵抗率 0.03 Q·cm以上の場合に、 25 シリコン単結晶の成長条件 F / Gを、0.18 m m² / ℃・min以上 として育成すれば、面内全面が V 領域である単結晶棒を育成することが でき、該単結晶棒から切り出した面内全面 V 領域のシリコンウエーハ上 にエピタキシャル層を積んで突起状パーティクルの殆どないエピタキシ

25

ャルシリコンウエーハを製造することができる。

さらに、シリコン単結晶の成長条件F/Gを、次式、

 $F/G > 7 20 \cdot \rho^2 - 37 \cdot \rho + 0.65$

(ここにρ:単結晶の抵抗率 [Ω・cm]、F:単結晶成長速度 [mm 5 /min]、G:単結晶成長界面近傍での結晶成長軸方向の温度勾配 [℃/mm]とする)

に従うものとして、 P型で 0 . 0 3 Ω · c m以下の低抵抗率であり、かつ面内全面が V 領域である単結晶棒を育成することができる。

このように、作製する単結晶がP型で抵抗率 0.03 Q・c m以下の 10 場合、シリコン単結晶の成長条件 F / G を、作製する単結晶の抵抗率の 関数として表わされる上式に従って育成すれば、結晶の径方向の面内全 面が V 領域である単結晶棒を育成することができ、該単結晶棒から切り 出した面内全面 V 領域のシリコンウエーハ上にエピタキシャル層を積んで突起状パーティクルの殆どないエピタキシャルシリコンウエーハを製 15 造することができる。

そして、印加する磁場を水平磁場とし、その中心磁場強度を500~600Gaussとして製造することが望ましい。

このようにMCZ法において、印加する磁場を水平磁場とし(以下、HMCZ法ともいう)、水平磁場の中心磁場強度を500~6000Gaussとすれば、ルツボ内のシリコン融液の縦方向の対流が効率よく抑制され、結晶周辺部での酸素蒸発量が抑えられて酸素濃度の結晶径方向の面内分布がより一層均一化され、結晶の変形を伴わずに結晶成長の高速化を図ることができる。また、縦方向の対流が抑制されるので、結晶下のシリコン融液の軸方向温度勾配(dT/dZ)mを小さくすることができ、成長速度を高速化することができる。

さらに、温度勾配Gの径方向分布において、少なくとも一部に3.0 ℃/mm以上となる部分を作ることができる炉内構造を使用することが 望ましい。

7

上述のF/Gを達成するために、Gの低い炉内構造を用いることは容易だが、生産性の低下を導くことになってしまう。上記のように、結晶成長界面の温度勾配Gの径方向分布において、少なくとも一部に、3. 0 ℃/mm以上となる部分を有する炉内構造を用い、F/Gがウェーハ全面でV領域を達成する成長速度Fを用いれば、生産性の低下を招くことはない。

そして、単結晶成長中の結晶回転を10rpm以下とすることが望ましい。

ウエーハ全面を V 領域とするためには、成長速度を高速化するのがよいが、成長速度 F を高速化しようとすると、結晶の変形が発生する。この変形を抑えるためには、結晶回転を低速化するのが有効であるが、一般的には結晶回転の低速化は結晶成長界面内の酸素 濃度の不均一をもたらすので望ましくなく、特にデバイス工程でウエーハに反りが発生することもあり、問題となる。しかし、本発明では水平磁場を印加していることもあり、問題となる。しかし、本発明では水平磁場を印加しているので、縦方向の対流が抑えられ、結晶回転を低速化しても酸素 濃度の面内分布が極端に劣化することはなく、結晶の変形を伴わずに成長速度の高速化を図ることができる。

次に、本発明では、単結晶の育成において、直径250mm(10インチ)以上の大直径単結晶棒を製造するようにした。

20 本発明で、上記の単結晶育成条件を満足すれば、比較的容易に直径 1 0 インチ以上の単結晶の径方向の面内全面を V 領域として成長させることができ、エピウエーハで突起が発生することを防止することができる。 そして、本発明のエピタキシャルシリコンウエーハは上記の製造方法により製造されたことを特徴とするエピタキシャルシリコンウエーハで ある。

このように、本発明の方法で得られるエピタキシャルシリコンウェーハは、エピ層上に、大きさ100nm以上、高さ5nm以上の突起が存在せず、デバイスの特性、信頼性に悪影響を与えることのない高品質の

エピタキシャルシリコンウエーハとなる。

さらに、本発明のエピタキシャルシリコンウエーハ用基板は上記の製造方法により製造された酸素濃度面内分布が10%以下であることを特徴とするエピタキシャルシリコンウエーハ用基板である。

5 このように、本発明の方法で得られるエピタキシャルシリコンウェー ハ用基板は、その酸素濃度面内分布が10%以下と小さく、デバイスの 特性、信頼性に悪影響を与えることのない高品質のエピタキシャルシリ コンウエーハ用基板となる。

以上説明したように、本発明によれば、エピタキシャルウエーハ基板用シリコン単結晶として適切な品質である単結晶の径方向の面内全面に I 領域を含まず、かつエピウエーハに加工した時に、突起(パーティクル状散乱)のない高品質シリコン単結晶の歩留りと生産性の向上を図り、単結晶製造コストの大幅な低減が可能となった。

これにより、今後主流となる大直径エピウエーハ用単結晶や現在の主流である 15 低抵抗率単結晶として適切なシリコン単結晶を提供することができるので、突起 あるいは突起状パーティクルが存在しない高品質のエピタキシャルシリコンウエーハを安価で提供することができると共に、デバイス製造歩留りやデバイス特性、 信頼性を大きく向上させることができる。

20 図面の簡単な説明

図1は、結晶成長界面直上の温度勾配Gおよび成長条件F/Gの面内分布を表した模式図である。

図2は、P型低抵抗率単結晶において、OSFリングが発生する成長条件F/Gの抵抗率依存性を表した説明図である。

25 図 3 は、本発明で使用したHMC Z 法による単結晶引上げ装置の概略と熱収 支の説明図である。

図4 (a)は、周辺部にI領域を有するウエーハ表面について高感度パーティクル測定を行った結果を表した図である。

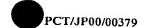


図4 (b) は、周辺部に 1 領域を有するウエーハ表面にエピタキシャル膜を形成後、エピ膜上について高感度パーティクル測定を行った結果を表した図である。

図 5 は、本発明の図 4 (a)のポリッシュドシリコンウエーハの周辺部で観察されたパーティクルをAFMで観察した突起の一例を示す結果図である。

5 図 6 は、図 4 (b) のエピタキシャルシリコンウエーハで観察されたパーティクルをAFMで観察した突起の一例を示す結果図である。

図 7 (a) は、本発明の I 領域を含まないウエーハ表面について高感度パーティクル測定を行った結果を表した図である。

図7(b)は、本発明の I 領域を含まないウエーハ表面にエピタキシャル膜を 10 形成後、エピ膜上について高感度パーティクル測定を行った結果を表した図であ る。

発明を実施するための最良の形態

以下、本発明につき詳細に説明するが、本発明はこれらに限定される 15 ものではない。

本発明者らは、エピタキシャルウエーハのエピ層の成長を研究している中で、エピウエーハ上に従来観察されることのなかったパーティクルが観察される機会が増えてきた。そして、これらのパーティクルを調査すると、基板となる鏡面ウエーハ表面に高感度パーティクル測定法により検出されるパーティクルであり、これらをAFM(原子間力顕微鏡)等により観察するとウエーハ表面の突起あるいは突起状の表面の歪みであることが判ってきた。

これらのパーティクルとして観察される突起あるいは突起状の表面の 歪みの発生領域を詳細に調査すると、基板となるシリコンウエーハの単 25 結晶成長時のI領域分布と一致することが判った。つまり単結晶の大直 径化に伴い、単結晶成長速度の低下が起こり、結晶にI領域が発生し易 くなったため、エピウエーハ上にパーティクルが観察されるようになっ たと考えられる。さらに、これらI領域を含む基板ウエーハにおいて、

15

20

25

パーティクルカウンターの高感度測定法を用いると、 I 領域に対応してパーティクルが検出されることがわかった。ここで高感度測定法とは、S / N 比の向上により従来の I / 4 程度の散乱光強度まで検出できるようになった測定法である。従って、 I 領域を含まない基板ウエーハがエピタキシャル基板用シリコンウエーハとして適していることが判った。

一方、上記したエピ層上の突起あるいは突起状パーティクルがデバイスの特性、信頼性に与える影響を調査した結果、突起あるいは突起状パーティクルの大きさが、大きさで100nm以下、高さで5nm以下であれば全く影響しないことが判った。従って上記した大きさ以上の突起あるいは突起状パーティクルを含まないシリコンウエーハをエピウエーハの基板として使用すれば高品質のエピタキシャルシリコンウエーハが得られることになる。

この I 領域を含まずかつ大きな突起のないウエーハを製造するためには、単結晶育成条件の F / G が結晶の径方向全てにおいて所定値を越えるように F と G を制御すればよい。

例えば、抵抗率 0.03 Ω・c m以上の結晶においては、F/Gの値が 0.18 m m ² / ℃・m i n 以上であればよい。特にグローンイン欠陥の低減のためにGを低めに設定したホットゾーンでなければ、通常用いるホットゾーンのGは結晶の中心部で 2.5~4.5℃/m m であり、外周 20 m m でのGは、3.0~6.0℃/m m である。従って、上記のF/Gを満足するにはFが 0.55~1.1 m m/m i n 程度必要であることが判る。ところが 10 インチ以上の大直径結晶においては、シリコン融液が結晶化する際に発生する固化潜熱が大きくなるため、成長可能速度が低下し、上記のような成長速度を達成出来なくなってきている。

さらに、現在のエピウエーハ基板として用いられることの多い P型で抵抗率 0.03Ω・cm以下の低抵抗率結晶においては、実験の結果、ウエーハ全面が V 領域となる F / G は、単結晶の抵抗率 ρ 「Ω・cm]



の関数として次式、

 $F/G > 7 2 0 \cdot \rho^2 - 3 7 \cdot \rho + 0 \cdot 6 5$

で表わされることが判った(図2参照)。

(ここに、F:単結晶成長速度 [mm/min]、G:単結晶成長界面近 5 傍での結晶成長軸方向の温度勾配 [℃/mm] とする)

従って、例えば、周辺部 20 mmでのG が 4.0 C/mm とすると、 $\rho=0:015\Omega\cdot\text{cm}$ で $F>1.03 \text{ mm/min}, \rho=0.010$ $\Omega\cdot\text{cm}$ で $F>1.41 \text{ mm/min}, \rho=0.007\Omega\cdot\text{cm}$ で $F>1.71 \text{ mm/min}, \rho=0.005\Omega\cdot\text{cm}$ で $F>1.71 \text{ mm/min}, \rho=0.005\Omega\cdot\text{cm}$ で F>1.93 mm/min minとなり、このような成長速度の高速化は容易に達成出来るものではない。

従って、これを解決するためには、ホットゾーンの変更によりGを低下させるか、もしくは成長速度の高速化を図って所望のF/Gを実現することになる。

15 しかしながら、ホットゾーンの変更を含めたGの低下は、成長可能速度の低下を招き、生産性の低下を引き起こすため好ましくない。

そこで本発明では、外周部20mmでのGが3.0℃/mm以上である従来のホットゾーンを維持したまま、成長速度の高速化を図り、上記問題を解決した。

20 本発明では、成長速度の高速化のため、水平磁場印加 C Z 法 (H M C Z 法) と低速結晶回転を用いた。 C Z 法における結晶成長可能速度 V m a x は、成長中の結晶の熱収支によって決定される。

結晶へ入る熱量は、シリコン融液から結晶への熱量Hin、および液体が固体に相変化するときに発生する固化潜熱Hsol とがある。結晶成長 部近傍の熱収支を考えた場合、結晶から排出される熱量Hout は、Hin + Hsol の和に等しいと考えられる。それぞれ、Hin は、結晶下のシリコン融液の軸方向温度勾配(d T / d Z)m に、Hsol は結晶成長速度 Fに、Hout は結晶成長界面直上の温度勾配Gに比例すると考えられる

(図3参照)。

5

10

15

20

25

成長速度の高速化に伴い、Hsol は大きくなるため、成長可能速度の向上のためにはHout を大きくするか、Hin を小さくする必要がある。ここで本発明の目的はホットゾーンを変えず、Gを維持したままで成長速度を向上することにより、I領域のない結晶を育成することであり、Hout は一定と考える。従って、Hin を小さくする必要がある。

そこで、本発明では、磁場を印加した。特に水平磁場を印加することにより、結晶下のシリコン融液の軸方向温度勾配(d T / d Z)m を小さくすることができ、Hinを小さくすることができる(Fumio Shimura;Semiconductor Silicon Crystal Technology,1989 参照)。さらに、磁場を印加することにより、シリコン融液中の径方向温度勾配(d T / d X)m を大きくすることができ、高速で結晶を成長させた場合に発生するルツボ壁からの固化を防ぐことができる(日経マイクロデバイス、1986年7月号参照)。これらの効果により、F max の上限値を引き上げることが可能である。しかし、これだけでは上記の成長速度を達成出来なかった。

すなわち、成長速度を高速化しようとした場合、結晶の変形が発生する。これを抑えるためには、結晶回転を低速化することが有効である。しかし、結晶回転の低速化は、結晶成長界面内の酸素濃度の不均一をもたらす。酸素濃度の面内分布の不均一は、デバイス工程でのウエーハ反り等の問題を引き起こすため、工業製品としては不適切である。これは、成長中の結晶の周辺では、シリコン融液中の酸素濃度が蒸発により低下しているためである。従来のCZ法では、この中心部と周辺部の酸素濃度の不均一を、結晶回転により引き起こされる強制対流で強制的に均一化していた(W.Zulehner et al.;Crystal Vol.8,1982等参照)。

しかし、磁場を印加した場合、その磁力線を横切る方向の対流は、抑制されることが知られている。HMCZ法では、横方向の磁力線のため、縦方向の対流が抑えられる。このため、境界拡散層の厚さが通常のCZ



法に比べ、周辺部で薄くならない。従って結晶回転を低速化しても酸素 濃度の面内分布が極端に劣化することはなく、結晶低速回転を用いるこ とが可能であり、結晶の変形を伴わず成長速度の高速化を実現すること ができる。

5 本発明では、水平磁場の中心磁場強度を500~6000Gauss とし、単結晶成長中の結晶回転を10rpm以下に制御するようにした。 こうすることで、シリコン融液の縦方向対流が効率よく抑制され、結晶 回転の低速化に伴う結晶成長界面内の酸素濃度の中心部と周辺部の不均 一さが改善され、結晶の変形を伴わずに結晶成長の高速化を図ることが 10 出来る。

上記のような手法を用いることにより、結晶成長速度の高速化を図ることができた。これによりエピウエーハ基板として望ましくない I 領域を含まず、ウエーハ全面が V 領域であり、大きな突起のないシリコン単結晶を、歩留りよく、高い生産性で製造することができる。

15 以下、本発明について、図面を参照しながらさらに詳細に説明する。まず、本発明で使用するHMCZ法による単結晶引上げ装置の構成例を図3により説明する。図3に示すように、この単結晶引上げ装置30は、引上げ室31と、引上げ室31中に設けられたルツボ32と、ルツボ32の周囲に配置されたヒータ34と、ルツボ32を回転させるルツボ32の周囲に配置されたヒータ34と、ルツボ32を回転させるルツボ32の周囲に配置されたヒータ34と、ルツボ32を回転させるルツボイヤっと、シードチャック6を引上げるワイヤっと、ワイヤっを回転又は巻き取る巻取機構(図示せず)を備えて構成されている。ルツボ32は、その内側のシリコン融液(湯)2を収容する側には石英ルツボが設けられ、その外側には黒鉛ルツボが設けられている。25また、ヒータ34の外側周囲には断熱材35が配置されている。

そして、引上げ室31の水平方向の外側に、水平磁場用磁石36を設置し、HMC Z 法としてシリコン融液2の対流を抑制し、単結晶の安定成長をはかっている。

次に、上記のHMCZ法単結晶引上げ装置30による単結晶育成方法 について説明する。

まず、ルツボ32内でシリコンの高純度多結晶原料を融点(約141 2℃)以上に加熱して融解する。次に、水平磁場を印加し、ワイヤ7を 巻き出すことにより融液2の表面略中心部に種結晶5の先端を接触又は 浸漬させる。その後、ルツボ保持軸33を適宜の方向に回転させるとと もに、ワイヤ7を回転させながら巻き取り種結晶5を引上げることによ り、単結晶育成が開始される。以後、引上げ速度と温度を適切に調節す ることにより略円柱形状の単結晶棒1を得ることができる。

10 この略円柱形状の単結晶棒 1 を引上げるに当たり、単結晶成長速度 F [mm/min] と単結晶成長界面近傍での結晶成長軸方向の温度勾配 G [℃/mm] で表わされる F / G [mm²/℃・min] を適切に調整すれば、 I 領域を含まない単結晶が得られる。

以上のように、上記で説明した製造方法と装置によって製造されたシ リコン単結晶において、本発明のHMCZ法の適切な条件下に成長させ れば、高速成長にも拘わらず変形が極めて少なく、ウエーハ状に加工し た時に面内全面にI領域を含まずエピタキシャルウエーハに加工しても 大きな突起のない単結晶棒が得られる。

本発明のエピタキシャルシリコンウエーハは、例えば上記のような製造方法と装置によって製造された単結晶の径方向の面内全面にI領域を含まない単結晶棒から切り出されたウエーハから鏡面ウエーハを形成し、これを基板としてエピタキシャル膜を通常のCVD法で積めば、表面に突起あるいは突起として観察される表面の歪みのないエピタキシャルシリコンウエーハを作ることができる。

25 例えば、CVD法によるシリコンエピタキシャル成長は、Siを含んだ原料ガスをキャリアガス(通常H₂)と共に反応炉内に導入し、1000℃以上の高温に加熱されたシリコン基板上に原料ガスの熱分解または還元によって生成されたSiを析出させて行われる。原料ガスは、S

20

エピタキシャル成長装置には、横型炉、縦(ディスク)炉、バレル型炉、毎葉式炉等が使用されるが、シリコン基板の大直径化に伴い多数枚同時充填のバッチ式から1枚づつ処理する毎葉式が生産性の向上や膜厚、抵抗率の均一性の向上を図る点からも主流になりつつある。

10 以下、本発明の具体的な実施の形態を実施例を挙げて説明するが、本発明はこれらに限定されるものではない。

始めに、大口径シリコンウエーハにエピタキシャル層を成長させたとき、いかなる条件であれば、突起あるいは突起状パーティクルがウエーハ表面に発生しないかを確認するため、次の試験を行った。

15 (テスト1)

なお、このGの計算には、例えば、FEMAGと呼ばれる総合伝熱解析ソフト(F・Dupret,P・Nicodeme,Y・Ryckmans,P・Wouters,and M・J・Crochet,ln25 t・J・Heat Mass Transfer,33,1849(1990))を使用し、シリコンの融点1412℃から1400℃となる位置までの距離を計算し、12℃(1412℃-1400℃)をこの距離で割った数値をG(℃/mm)とした。

これらのウエーハを高感度のパーティクルカウンターを用いて観察したところ、W-1のI領域に当たる外周部に非常に小さいパーティクル状の散乱が検出された [図4(a)参照]。これをAFMにより観察したところ、突起であることが判った [図5参照]。これに厚さ 2μ mのエピタキシャル層を積んだところ、非常に小さなパーティクル状散乱が観察された位置と同じ位置に、パーティクルが観察された [図4(b)参照]。このパーティクルもAFMにより突起であることが判った(図6参照)。その大きさは100nm~1000nmもあり、高さは5nm~20nmもあった。

10 一方、W-2では、ウエーハ全面に高密度のパーティクルが確認されたものの、突起状のものは見つからなかった [図7 (a) 参照]。これにエピタキシャル層を積んだところ、パーティクルは殆ど確認されなかった [図7 (b) 参照]。AFMで観察しても突起は確認されなかった。

これらのテストから、全面に I 領域を含まないシリコンウエーハをエピタキシャルウエーハ用の基板として用いれば、エピタキシャル層をウエーハ表面に成長させた後でもウエーハ表面に突起または突起状パーティクルが発生しないことがわかった。この結果を踏まえて、さらに口径の大きなウエーバを用いて適切な品質を得るための製造条件を確立した。

20 (実施例1)

25

中心磁場強度 $4\ 0\ 0\ 0\ G$ a u s s の水平磁場を印加したHMC 2 法において、抵抗率約 $1\ 0\ \Omega$ ・ c mの直径 $1\ 2$ インチ単結晶を $2\ 8$ インチのルツボから結晶回転 7 . 0 r p m で育成した。ここで使用したホットゾーンによれば、結晶の周辺 $2\ 0$ m m での G は 3 . $5\ 5$ \mathbb{C} / m m であった。この時、成長速度 0 . $9\ 9$ m m / m i n で育成することができた。周辺 $2\ 0$ m m での F / G は 0 . $2\ 7\ 9$ m m 2 / \mathbb{C} · m i n である。

この単結晶棒からウエーハ状のサンプルを切り出し、中心部と周辺部 (エッジから内周方向に10mm部分)とで酸素濃度を測定し、(一中心

渡度 - 周辺濃度 - /中心濃度)×100(%)として酸素濃度面内分布 を測定した。その結果、酸素濃度面内分布は5%以下であった。この結 晶から切り出されたウエーハ状サンプルには、OSFリングが観察され ず、I領域を含まない結晶を得ることができた。

5 こうして得られたシリコンウエーハ上に、SiHClg + H₂ ガス雰囲気、1200℃で厚さ2μmのエピタキシャル層を成長させた。その表面をパーティクルカウンターで測定したところ、エピウエーハのエピ層上には突起あるいは突起状パーティクルは検出されなかった。

10 (比較例1)

20

25

磁場を用いない通常のCZ法で育成した以外は、実施例1と同様の条件下に、抵抗率約10Ω・cmの直径12インチ単結晶を28インチのルツボから育成した。

この時成長速度は、0.61 m m / m i n 程度が上限であり、周辺 2 15 0 m m での F / G は 0.1 7 2 m m ² / ℃・m i n であった。

この結晶から切り出したウエーハ状サンプルで I 領域の内側に存在する O S F (酸化誘起積層欠陥) リングの位置を調査したところ、周辺から約30 m m の位置に観察された。従って、ウエーハの周辺部が I 領域となっていることが確認された。また、酸素濃度面内分布を測定したところ、その値は 1 2 % 程度であった。このウエーハに前記条件でエピ層を積んだところ、周辺部に大きな突起が観察された。

尚、OSFリングが出現するか、しないかは、結晶中の酸素濃度にも依存するため、上記のような評価をする際に、誤った判断をする可能性がある。そこで今回評価に用いた結晶の酸素濃度は13ppma(JEIDA)以上とし、熱処理は1000℃、3時間および1150℃、100分間とした。さらに一度の熱処理でOSFリングが検出されない場合は、1150℃、100分間の熱処理を追加して評価した。このように、二度の熱処理を通してOSFリングが出ないものをOSFリングが

検出されないものと判断した。

(実施例2)

5

直径 8 インチで 0 . 0 3 Ω · c m以下の P 型低抵抗率結晶を抵抗率を変えて二種類製造した。これらの結晶に比較例 1 と同じ O S F リング の位置と成長条件 F / G との関係を求めた。その結果、O S F リングの外側に存在する I 領域が結晶に入り込まないための成長条件 F / G は、抵抗率 ρ (Ω · c m)の関数として、次式、

 $F/G > 720 \cdot \rho^2 - 37 \cdot \rho + 0.65$

10 (ここに、ρ:単結晶の抵抗率 [Ω·cm]、F:単結晶成長速度 [mm/min]、G:単結晶成長界面近傍での結晶成長軸方向の温度勾配 [℃/mm] とする)

で表わされるものであることが判った (図 2 参照)。これを基に、以下のように I 領域を含まない結晶を試作した。

抵抗率 0. 0 1 5 Ω・c m の 8 インチ結晶を周辺 2 0 m m での G が、3. 7 4 ℃ / m m であるホットゾーンを用いて成長速度 1. 4 m m / m i n で育成した。この時、ガスフュージョン法により得られた酸素濃度面内分布は、10%以下であった。抵抗率 0. 0 1 5 Ω・c m で必要な F / G は上式より、0. 2 5 7 m m² / ℃・m i n であり、今回育成された結晶の周辺 2 0 m m での F / G は 0. 3 7 4 m m² / ℃・m i n である。この結晶から切り出したウエーハ状サンプルには O S F リングが検出されなかった。従って、ウエーハ全面が V 領域となっていることが確認された。

25 (実施例3)

次に、0.008Ω・cmの8インチ結晶を周辺20mmでのGが、
4.33℃/mmであるホットゾーンを用いて成長速度1.78mm/
minで育成した。この時、ガスフュージョン法により得られた酸素濃

度面内分布は、10%以下であった。抵抗率0.008Ω·cmで必要なF/Gは上式より、0.40mm²/℃·minであり、今回育成された結晶の周辺20mmでのF/Gは0.41mm²/℃·minである。この結晶から切り出したウエーハ状サンプルにはOSFリングが検出されなかった。従って、ウエーハ全面がV領域となっていることが確認された。

以上のように上記の式より計算された値以上のF/GではI領域を含まない結晶が得られることが確認された。

これら二種類のウエーハに前記同様に厚さ 2 μ m のエピタキシャル層を成長さ 10 せたところ、エピウエーハのエピ層上には、突起あるいは突起状パーティクルは 検出されなかった。

(比較例2)

抵抗率 0.014 Ω・c mの8インチ結晶を周辺 20 mmでのGが、3.7

4 ℃/mmである実施例 2 と同様のホットゾーンを用いて成長速度 1.0 mm/minで育成した。抵抗率 0.014 Ω・c mで必要なF/Gは上式より、0.273 mm²/℃・minであり、今回育成された結晶の周辺 20 mmでのF/Gは 0.267 mm²/℃・minで、計算値を下回る結果となった。この結晶から切り出したウエーハ状サンプルにはOSFリングが周辺から 25 mmの位置 20 に検出され、周辺部に I 領域が含まれていることが確認された。

上記比較例 2 は、 F / G ~ ρ 関係式を求めるために行った一連の実験結果の一つであり、このような実験を条件を変えて繰り返し行って関係式の精度を高め、 実施例 2 および実施例 3 によって実証することができた。

なお、本発明は、上記実施形態に限定されるものではない。上記実施形態は、 25 例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な 構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の 技術的範囲に包含される。

例えば、上記実施形態においては、直径8インチ、12インチのシリコン単結

晶を育成する場合につき例を挙げて説明したが、本発明はこれには限定されず、 直径にかかわりなく、例えば直径16インチあるいはそれ以上のシリコン単結晶 にも適用できる。

請 求 の 範 囲

1. エピタキシャル層上に、大きさ100nm以上、高さ5nm以上の突 起が存在しないことを特徴とするエピタキシャルシリコンウエーハ。

5

- 2. エピタキシャル基板用シリコンウエーハとして、大きさ100nm以上、高さ5nm以上の突起が存在しないシリコンウエーハを使用することを特徴とするエピタキシャルシリコンウエーハの製造方法。
- 10 3. エピタキシャル基板用シリコンウエーハとして、I領域(ここにI領域とは、自己格子間原子が空孔に比べ優勢な領域をいう)を含まない単結晶を用いることを特徴とするエピタキシャルシリコンウエーハの製造方法。
- 15 4. チョクラルスキー法によってシリコン単結晶を育成する際に、I領域を含まない単結晶棒を育成し、該単結晶棒から切り出した面内全面にI領域を含まないシリコンウエーハにエピタキシャル層を積むことを特徴とするエピタキシャルシリコンウエーハの製造方法。
- 20 5. 前記チョクラルスキー法によってシリコン単結晶を育成する際に、磁場を印加することを特徴とする請求項4に記載したエピタキシャルシリコンウエーハの製造方法。
- 6. 前記シリコン単結晶の成長条件F/G [mm²/℃・min](ここ
 25 にF:単結晶成長速度 [mm/min]、G:単結晶成長界面近傍での結晶成長軸方向の温度勾配 [℃/mm]とする)を、0.18 mm²/℃・min以上として、抵抗率0.03 Q・c m以上でかつ単結晶の径方向の

15

25

面内全面がV領域(ここにV領域とは、空孔が自己格子間原子に比べ優勢な領域をいう)である単結晶棒を育成することを特徴とする請求項4または請求項5に記載したエピタキシャルシリコンウエーハの製造方法。

5 7. 前記シリコン単結晶の成長条件ド/Gを、次式、

 $F/G > 7 20 \cdot \rho^2 - 37 \cdot \rho + 0.65$

(ここにρ:単結晶の抵抗率 [Ω·cm]とする)

に従うものとして、P型で0.03Q・cm以下の低抵抗率であり、かつ単結晶の径方向の面内全面がV領域である単結晶棒を育成することを特徴とする請求項4または請求項5に記載したエピタキシャルシリコンウエーハの製造方法。

- 8. 前記印加する磁場を水平磁場とし、その中心磁場強度を500~6000Gaussとすることを特徴とする請求項5ないし請求項7のいずれか1項に記載したエピタキシャルシリコンウエーハの製造方法。
- 9.前記温度勾配Gの径方向分布において、少なくとも一部に3.0℃/mm以上となる部分を作ることができる炉内構造を使用することを特徴とする請求項6ないし請求項8のいずれか1項に記載したエピタキシャ20 ルシリコンウエーハの製造方法。
 - 10.前記単結晶成長中の結晶回転を10rpm以下とすることを特徴とする請求項4ないし請求項9のいずれか1項に記載したエピタキシャルシリコンウエーハの製造方法。

11. 前記単結晶の育成において、直径250mm(10インチ)以上の大直径単結晶棒を製造することを特徴とする請求項4ないし請求項10

のいずれか1項に記載したエピタキシャルシリコンウエーハの製造方法。

- 12.前記請求項2ないし請求項11に記載した製造方法により製造されたことを特徴とするエピタキシャルシリコンウエーハ。
- 13.前記請求項2ないし請求項11に記載した製造方法により製造された酸素濃度面内分布が10%以下であることを特徴とするエピタキシャルシリコンウエーハ用基板。

図 1

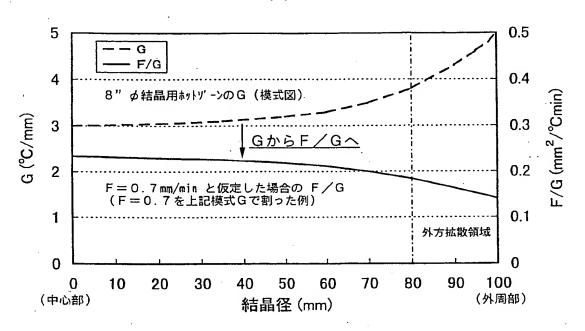
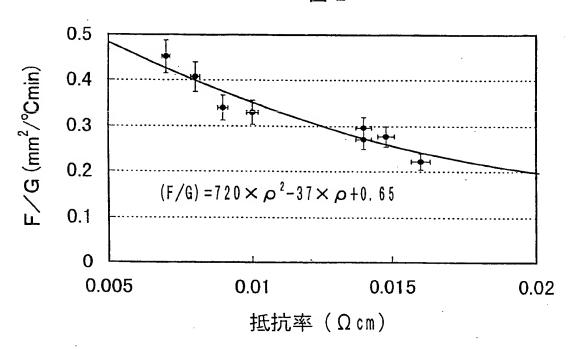
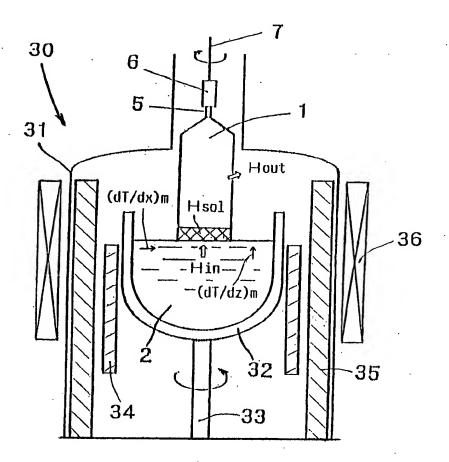


図 2





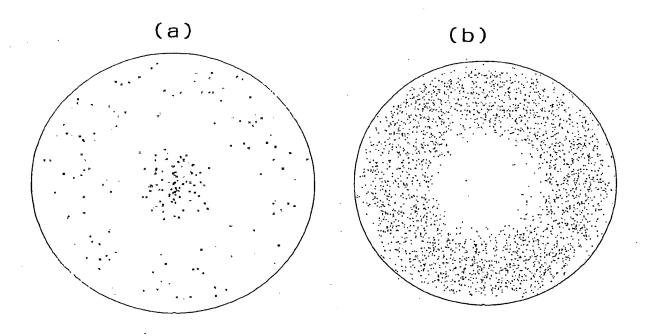
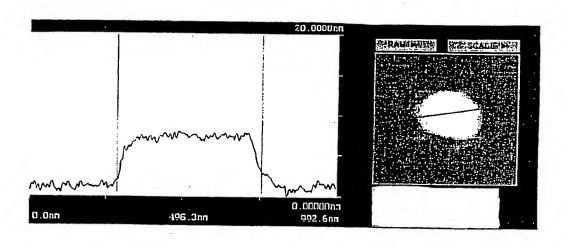
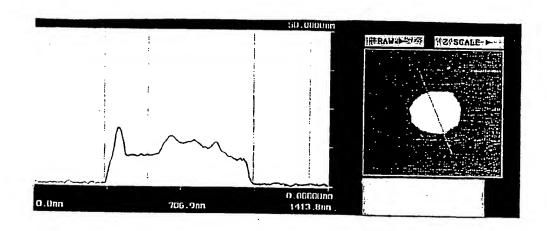
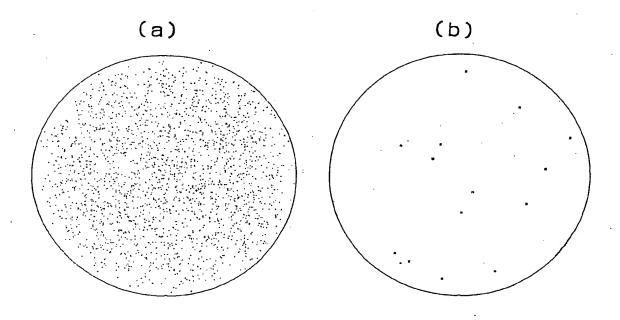


図 5







International Cation No.
PCT/JP00/00379

A. CLAS	SIFICATION OF SUBJECT MATTER						
Int	. Cl C30B29/06						
According	According to International Patent Classification (IPC) or to both national classification and IPC						
	S SEARCHED						
Minimum d	locumentation searched (classification system followe	d by classification symbols)					
1110	.cr						
	Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-2000 Kokaj Jitsuyo Shinan Koho						
	Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1994-2000 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)						
CAS	ONLINE	me of data base and, where practicable, sea	arch terms used)				
C POOL							
	MENTS CONSIDERED TO BE RELEVANT						
Category*	Citation of document, with indication, where a	ppropriate, of the relevant passages	Relevant to claim No.				
PA	JP, 11-130592, A (Komatsu Elect 18 May, 1999 (18.05.99), Claims 1, 3; column 4, lines 1		1-4,6,7,12,13 5,8-11				
x	JP, 08-330316, A (Sumitomo Sit		13				
Α	13 December, 1996 (13.12.96), Fig. 3 & US, 5954873, A		1-12				
	documents are listed in the continuation of Box C.	See patent family annex.					
Special categories of cited documents: document defining the general state of the art which is not considered to be of particular relevance earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed Date of the actual completion of the international search 25 April, 2000 (25.04.00)		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art document member of the same patent family Date of mailing of the international search report 02 May, 2000 (02.05.00)					
Name and ma	ailing address of the ISA/	Authorized officer					
Japanese Patent Office		· ····································					
Facsimile No.		Telephone No.					

Form PCT/ISA/210 (second sheet) (July 1992)

E	際調	查转	设芒

国際出願番号 PCT/JP00/00379

A. 発明の属する分野の分類(国際特許分類(IPC)) Int. Cl. ⁷ C30B29/06				
B. 調査を行った分野 調査を行った最小限資料(国際特許分類(IPC)) Int. Cl. 7 C30B1/00-35/00				
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1926-1996年 日本国公開実用新案公報 1971-2000年 日本国登録実用新案公報 1994-2000年 日本国実用新案登録公報 1996-2000年	•			
国際調査で使用した電子データベース(データベースの名称、調 CAS ONLINE	3査に使用した用語)			
C. 関連すると認められる文献 引用文献の カテゴリー* 引用文献名 及び一部の箇所が関連するとき	なは、その関連する箇所の表示	関連する 請求の範囲の番号		
PX JP, 11-130592, A(コマツ電子金属株式会社) PA 請求項1, 請求項3, 第4欄第10-18行, 第54	欄第3-5行(ファミリーなし)	1-4, 6, 7, 12, 13 5, 8-11		
X JP, 08-330316, A(住友) カックス株式会社), A & US, 5954873, A	13.12月.1996(13.12.96),図3	13 1-12		
C欄の続きにも文献が列挙されている。				
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願	の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって て出願と矛盾するものではなく、発明の原理又は理 論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明 の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以 上の文献との、当業者にとって自明である組合せに よって進歩性がないと考えられるもの 「&」同一パテントファミリー文献 国際調査報告の発送日			
国際調査を完了した日 25.04.00		3 4G 9440		
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官(権限のある職員) / 五 + 棲 毅 / 電話番号 03-3581-110			